@ 公開特許公報(A) 平3-42847

®Int. Cl. 5

識別記号

庁内整理番号

④公開 平成3年(1991)2月25日

H 01 L 21/60

301 C

6918-5F

寒香諳求 未請求 請求項の数 3 (全10頁)

64発明の名称 半導体装置

②特 頭 平1-178587

29出 願 平1(1989)7月11日

明 @発 明 者 小 息 @発 明 者 村 上 博史 武吉 内山 **@発明** 者 博之 @発 明 者 深 澤

東京都品川区北品川 6丁目7番35号 ソニー株式会社内 東京都品川区北品川6丁目7番35号 ソニー株式会社内 東京都品川区北品川 6丁目7番35号 ソニー株式会社内

東京都品川区北品川 6丁目 7番35号 ソニー株式会社内 東京都品川区北品川 6 丁目 7 番35号

勿出 顋 人 ソニー株式会社

弁理士 松隈 秀盛 四代 理 人

発明の名称 半導体装置

特許請求の範囲

- 1. ダイパッドのチップ搭載面におけるチップの 周囲に絶縁部材が形成され、チップとインナー リード間を金属細線で接続され、更に全面が樹 脂封止されて成る半導体装置。
- 2. チップ搭載面側のインナーリード先端部表面 に絶縁部材が形成されて複数のインナーリード 間が連結され、上記絶縁部材上部を跨って金属 組織によりインナーリードとチップが接続され、 更に全面が樹脂封止されて成る半導体装置。
- 3. ダイパッドのチップ搭載面におけるチップの 周囲に第1の絶縁部材が形成され、チップ搭載 面側のインナーリード先端部表面に第2の絶縁 部材が形成されて該第2の絶縁部材により複数 のインナーリード間が連結され、上記第1及び 第2の絶縁部材上部を跨って金属細線によりイ ンナーリードとチップが接続され、更に全面が 樹脂封止されて成る半導体装置。

発明の詳細な説明

[産業上の利用分野]

本発明は、ダイパッドのチップ搭載面に存する チップと外部から延びるインナーリードとが金属 細線で接続された半導体装置に関する。

〔発明の概要〕

本発明は、チップとインナーリードとが金属細 線で接続された半導体装置において、ダイパッド のチップ搭載面におけるチップの周囲に絶縁部材 を形成すると共に、チップとインナーリード間を 金属細線で接続し、更に全面を樹脂封止して構成 することにより、金属細線の垂れによる金属細線 とダイパッド間の短絡を防止して半導体装置の高 信頼性を図れるようにすると共に、ダイパッドと チップの実装上の制約を除去してリードフレーム 等を設計変更することなく多様化するチップの実 装を実現できるようにしたものである。

また、本発明は、上記半導体装置において、イ ンナーリードのチップ搭載面側先端部表面に絶縁 部材を形成して複数のインナーリード間を連結すると共に、上記絶縁部材上部を接続して金属知にはなり、全属にはなり、全属にはなり、とにより、生活の短絡を防止して半導体装置の高信頼性を設計である。ですることなくチップに対する多様の配線を現できるようにしたものである。

 リードフレーム等を設計変更することなく多様化 するチップの実装並びにチップに対する多様の配 線を実現できるようにしたものである。

〔従来の技術〕

従来の半導体装置は第10図に示すように、ダイバッド(21)上にチップ(22)を搭載し、ダイバッド(21)の周囲に配したインナーリード(23)と上記チップ(22)上のボンディングパッド(22a) とを金属細線例えば金(Au)で形成されたワイヤ(24)で接続し、更にこれらダイバッド(21)、チップ(22)、インナーリード(23)及びワイヤ(24)をモールド樹脂層(25)により封止して構成されている。

第11 図 A 及び B は、インナーリード(23) の代表的な配線パターンを示すもので、第11 図 A は、ダイパッド吊りリード(26) がダイパッド(21) の対向する辺部(21a) に配され、各ダイパッド吊りリード(26) の延長線を中心として互いに対称にインナーリード(23) が配された例を示す。第11 図 B は、ダイパッド吊りリード(26) がダイパッド(21) の四

隅に配され、夫々ダイパッド吊りリード(26) 間に インナーリード(23) が配された例を示す。

尚、以後、ダイパッド(21)、ダイパッド吊りリード(26)及びインナーリード(23) 等を総称してリードフレームと記す。

(発明が解決しようとする課題)

一般に、半導体装置においては、ワイヤタッチ (即ち、ワイヤとダイバッド間の短絡) や構造上 の問題から、搭載するチップのサイズに対し適応 するダイバッドの面積及びワイヤ長等に関する制 約が決まっており、この制約条件に満足するよう に半導体装置の全体構造が決定されている。

即ち、その制約条件とは、まず第11図 A 内の拡大図で示すように、ワイヤ(24)の長さaは 2.5mm以内にすること (制約 1)。次に第10図内の拡大図で示すように、ワイヤ(24)の高さ、即ちダイバッド(21)上面からワイヤ(24)の頂部までの距離 h は 170μm 以上にすること (制約 2)。 更に、例えば第11図 A で示すように、ダイバッド(21)のチ

ップ搭載面とチップ(22)の外形との関係、即ちチップ(22) 端面とダイバッド(21) 端面間の寸法は、ダイバッド吊りリード(26) に平行な方向(X 方向)においては 0.4mm未満(x<0.4mm)、ダイバッド吊りリード(26) と直交する方向(Y 方向)においては 0.2mm未満(y<0.2mm)にすることである(割約3)。これは、 $x \ge 0.4$ mm, $y \ge 0.2$ mm の場合、即ちチップ(22) が小さい場合、ワイヤ長aが長くなることに伴ってワイヤ(24) が垂れ、結果的にワイヤ(24) とダイバッド(21) 間において短絡が生じるおそれがあるためである。

しかしながら、最近の実装技術要求(バッケージの小型化等)により、上記制約条件が限界にきており、特に、チップ(22)の多様化(小型化等)、経済性(ユーザに対する納期の短縮化等)や半導体装置の高信頼性等の要求に対しては、上記制約条件では対応できない時点に来ており、その対策が急務となっている。

また、最近では同一のリードフレームを使用して多種のICを搭載する傾向にあり、それと同時

にチップとリード間の配線が規格化されていないことから、ユーザのニーズに合せて配線パターンを変える傾向にある。これらの傾向の流れに伴い第11 図B内の拡大図でも示すように無理な配線 (例えばインナーリード(23a) とチップ(22)間のワイヤ(24a) 参照) を行なうことがあり、このような無理な配線の場合、ワイヤ長aが長くなり、それにつれてワイヤ(24a) の垂れが生じ、隣接するインナーリード(23b) と短絡するという不紹合がある。

また、パッケージの小型化やアクセス情報の増大化に伴いインナーリード(23)間の配線ピッチが狭くなる傾向にあり、リードフレームの製造工程、特にリードフレームの物流において第12 図に示すように隣接するインナーリード(23) 同士が寄り、結果的に短路が発生するという不都合がある。

本発明は、このような点に鑑み成されたもので、 その目的とするところは、ワイヤの垂れやワイヤ とダイパッド間の短絡を防止することができると 共に、ダイパッドとチップの実装上の制約を除去 し、同一のリードフレームを使用して多様化する チップの実装を実現することができる半導体装置 を提供することにある。

また本発明は、ワイヤとインナーリード間の短絡及びインナーリード同士の短絡を防止することができると共に、同一のリードフレームを使用して多種のチップに対する多様の配線を実現することができる半導体装置を提供することにある。

また本発明は、ワイヤの垂れやワイヤとダイパッド間の短絡、ワイヤとインナーリード間の短絡、インナーリード間の短絡を防止することができると共に、同一のリードフレームを使用して多様化するチップの実装並びに多種のチップに対する多様の配線を実現することができる半導体装置を提供することにある。

〔課題を解決するための手段〕

本発明の半導体装置は、ダイバッド(1)のチップ 搭載面におけるチップ(2)の周囲に絶縁部材(絶縁性フィルム)(7)を形成すると共に、チップ(2)とイ

ンナーリード(4)間を金属細線(ワイヤ)(5)で接続 し、更に全面をモールド樹脂層(6)で封止して構成 する。

また本発明の半導体装置は、インナーリード(4)のチップ搭載面側先端部表面に艳縁部材(艳緑性テープ)(9)を形成して複数のインナーリード(4)間を連結すると共に、絶縁部材(9)上部を跨ってワイヤ(5)によりインナーリード(4)とチップ(2)を接続し、更に全面をモールド樹脂層(6)で封止して構成する。

また本発明は、ダイバッド(1)のチップ搭載面におけるチップ(2)の周面に第1の絶縁部材(絶縁性フィルム)(7)を形成すると共に、インナーリード(4)のチップ搭載面側先端部表面に第2の絶縁部材(7)及び(9)の上部を跨ってワイヤ(5)によりインナーリード(4)とチップ(2)を接続し、更に全面をモールド樹脂層(6)で封止して構成する。

〔作用〕

上述の第1の本発明の構成によれば、ダイパッ

ド(1)のチップ搭載面におけるチップ(2)の周囲に絶 **縊部材切を形成するようにしたので、インナーリ** - ド(4)とチップ(2)とを接続するワイヤ(5)が直接ダ イパッド(1)に接触することがない。従って、ワイ ヤ(5)の長さaを例えば 2.5mm以上にしたり、ワイ ャ(5)の高さhを例えば 170μm 以下にしても、即 ち上述した制約1及び制約2を破ってもワイヤ(5) とダイパッド(1)間の短路は発生しない。また更に 規定のダイバッド(1)に所定サイズのチップより小 型のチップを搭載しても、即ち上述した制約3を 破っても同様にワイヤ(5)とダイパッド(1)間の短絡 は発生しない。その結果、リードフレーム等を設 計変更することなく、即ち同一のリードフレーム を使用して多様化するチップ②の実装を実現する ことができると共に、半導体装置の高信頼性化を も図ることができる。

また、上述の第2の本発明の構成によれば、インナーリード(4)のチップ搭載面側先端部表面に絶縁部材(9)を形成し、該絶縁部材(9)を跨ってワイヤ(5)によりインナーリード(4)とチップ(2)とを接続す

また、上述の第3の本発明の構成によればダイバッド(1)のチップ搭載面におけるチップ(2)の周囲に第1の絶縁部材(7)を形成すると共に、インナーリード(4)のチップ搭載面側先端表面に第2の絶縁部材(7)及び(9)の上部を跨ってワイヤ(5)によりインナーリ

ード(4)とチップ(2)とを接続するようにしたので、ワイヤ(5)のダイパッド(1)への接触及び隣接するインナーリードへの接触が防止される。またイン・ーリード(4)は第2の絶縁部材(9)により夫々が連結されているため、隣接するインナーリード(4)同一の接触も防止される。従って、同一のリードの実施士のを使用して多様化するチップ(2)に対する多様の配線を実現させることができると共に、半導体装置の高信頼性化をも図ることができる。

〔実施例〕

以下、第1図~第9図を参照しながら本発明の 実施例を説明する。

第1図は、第1実施例に係る半導体装置の構成を示す断面図、第2図は2つの代表的配線パターンに準じて示す上記半導体装置の平面図である。これらの図において、(1)は上面のチップ搭載面にチップ(2)が載置されるダイパッドである。そして第2図Aにおいては、ダイパッド吊りリード(3)が

ダイバッド(1)のするでは、 (1a)に配金をいって(4)のからのでは、 (1a)に配金をいって(4)ののでは、 (1c)ののでは、 (1c)のでは、 (

しかしてこの第1実施例においては、ダイバッド(1)のチップ搭載面にチップ②を囲むようにして 枠状の絶縁性フィルム(7)が貼着されて成る。この 絶縁性フィルム(7)はチップ②及びダイバッド(1)の 各サイズの指定により図示しないカッティング装 置により自動的にカッティングされ、ワイヤボンド処理前においてリードフレーム上に連設された ダイパッド(1)に対し、連続的に貼着される。

通常、ワイヤ(5)の高さhは、規定のパッケージ (モールド樹脂層(6)) のサイズとワイヤタッチ (ワイヤ(5)とダイパッド(1)間の短絡)を考慮して 設定されるが (現状では 170 μm)、パッケージ(6) を規定サイズよりも小型、特に扁平化された場合、 ワイヤ(5)がパッケージ(6)から飛び出すおそれがあ る。そこで、上記第1実施例では、ダイパッド(1) のチップ搭載面上に絶縁性フィルムのを形成する ことにより、ワイヤ(5)の高さhをある程度まで低 くすることが可能となる。ところが、ワイヤポン ド装置が通常のパッケージに対応して構成されて いるため、やはりワイヤ(5)の高さhは現状の 170 μα を踏襲することになる。そこで、第3図に示 すように、ワイヤポンディング処理後、新たに枠 状の絶縁フィルム側を貼着してワイヤ切を絶縁性 フィルムの及び個で挟むようにすれば、ワイヤ(5) の高さhを低くすることができ、特にフィルム(8)

の幅やワイヤ長 a を制卸することによって、ワイヤ (5) の高さ h も制御することができ、いろいるはパターンのパッケージに対応することができる。また、ワイヤ (5) は絶縁性フィルム (7) 及び (8) により 挟持されたかたちとなるため、樹脂層 (6) のモールド時のワイヤ (5) の流れによる短絡を防止することができる。

上述のかくとは、 (1) ののかくとは、 (1) ののかくとは、 (2) では、 (2) では、 (3) では、 (4) では、 (4) では、 (5) では、 (4) では、 (5) では、 (6) では、 (6) では、 (7) では、 (7) では、 (7) では、 (7) では、 (8) では、 (9) では、 (9)

ダイパッド(1)間での短路は発生しなくなる。その 結果、リードフレーム等を設計変更することなく 同一のリードフレームを使用して多様化するチッ プ(2)の実装を実現させることができ、コスト的に も有利となる。また、ワイヤタッチ(ワイヤとダ イパッド間の短絡)等の不良を減少させ、品質の 向上並びに歩留りの向上が期待できる。また、ワ イヤ(5)の高さhの制御をチップ単位で一括にでき、 しかも高さhを低減化できるため、小型化、扁平 化されたパッケージが使用できる。また、通常の 製造工程及び製造装置が使用できることと上述の **歩留り向上等の効果から納期の短縮化に適してお** り、所謂ASIC等に適応可能である。また、ワイヤ ポンディング上の制約を解除することが可能とな り、それに伴い設計が楽になると共に、標準化を 促進させることができる。また、ワイヤの高さh を制御することが可能であるため、パッケージの 肉厚パランスを適合化させることができ、パッケ ージへのクラックの発生を防止することができる。

上記第1実施例は、ダイパッド(1)側に絶縁性フ

ィルム(7)を設けるようにしてワイヤクッチ等の不良を防止するようにしたが、次にインナーリード(4)側に絶縁部材を設けるようにした第2実施例を第4図及び第5図に基いて説明する。

ここで、第4図は第2実施例に係る半導体装置 の構成を示す断面図、第5図は2つの代表的配線 パターンに準じて示す上記半導体装置の平面図で ある。尚、この第2実施例は、基本的には上記第 1実施例と同様の構成を有するため、上記第1実 施例と対応するものについて同符号を記すことに し、その詳細説明は省略する。

しかして、この第 2 実施例においては、インナーリード(4)の先端部表面、更に詳しくはダイバッド(1)のチップ搭載面側の先端部表面に絶縁性ラープ(9)を貼着し、該テーブ(9)の上部を跨がるようにしてワイヤ(5)によりインナーリード(4)とチップ(2)とを接続して成る。このテーブ(9)の貼着方法としては、まず第 5 図 A の配線パターンについては、コの字状に裁断した 2 本のテーブ(9a)、(9b) を その両端部がダイバッド吊りリード(3)にかかる

ようにすると共に、ダイパッド(1)の周囲に配され たインナーリード(4)を連結するようにして貼着す る。また、第5図Bの配線パターンについては、 短冊状に裁断した 4 本のテープ(gc)~(gf)を夫々 その両端部がダイパッド吊りリード(3)にかかるよ うにすると共に、ダイパッド吊りリード(3)間に配 されたインナーリード(4)を連結するようにして貼 着する。尚、第 5 図 A 及び B とも、枠状に裁断し たテープ (図示せず) でダイパッド吊りリード(3) 及びインナーリード(4)を連結するようにして貼着 するようにしてもよいが、ダイパッド吊りリード (3)とテープの熱膨張率の違いからダイパッド吊り リード(3)及びインナーリード(4)が変形するおそれ があるため、本例の如くテープをダイパッド吊り リード(3)の部分でカットするようにすれば、無膨 張率の違いによる変形を防止することができる。

上述の如く、上記第2実施例によれば、インナーリード(4)のチップ搭載面側先端部表面に絶縁性テープ(9)を貼着し、該テープ(9)の上部を跨がるようにしてワイヤ(5)によりインナーリード(4)とチッ

プ(2)を接続するようにしたので、一方のインナー リード(4a) からワイヤ(5)がその配線過程において 隣接する他方のインナーリード(4b)にかかったと してもワイヤ(5)は直接他方のインナーリード(4b) に接触することがない。従って、ワイヤ(5)に関し 無理な配線を行ってもワイヤ(5)とインナーリード (4)間の短絡は発生しない。また、インナーリード (4)間は、絶縁性テープ(9)により夫々が連結されて いるため、リードフレームの製造工程におけるり ードフレームの物流において、隣接するインナー リード(4)同士が接触するということも防止され、 インナーリード(4)間の短絡は発生しない。その結 果、リードフレーム等を設計変更することなく同 一のリードフレームを使用して多種のチップに対 する多様の配線をインナーリードの入射角やワイ ヤ長等を気にせずに行なうことができると共に、 半導体装置の高信頼性化をも図ることができる。 また、チップの多端子化並びにパッケージの小型 化に伴ってインナーリード(4)の配列ピッチが狭間 化されても、隣接するインナーリード(4)同士の寄

次に、第6図及び第7図に示す第3実施例は、 上記第1及び第2実施例を組合せたものである。 尚、この第3実施例において、上記第1及び第2 実施例と対応するものについて同符号を記すこと にし、その詳細説明は省略する。

この第3実施例によれば、第1実施例による効果と第2実施例による効果を兼ね備えることとなり、ワイヤ(5)の垂れによるワイヤ(5)とダイバッド(1)間の短絡、ワイヤ(5)とインナーリード(4)間の短絡、インナーリード(4)同士の短絡を一度に防止す

ることができ、半導体装置の高信頼性化をより一層図ることができると共に、リードフレーム等を 設計変更することなく同一のリードフレームを使 用して多様化するチップの実装並びに多種のチップに対する多様の配線を実現させることができる。

上記第3実施例は、絶縁でフィルム(T)のチップ搭載面に出着すると共のと共のをを発したが、を絶して、なりにしたが、を認及び第8回回にに形ってもように、枠状の絶縁でフィルム(10)で一度に(4)の先端のであるように、枠状の絶縁ででしたが、なりでででは(4)の先端のでするように貼着するようにに関いてもよいのモールディングを容易によった、数けるように(10)ののダイパット(1)とインもよいに(10)ののののでであまった。

(発明の効果)

本発明に係る半導体装置は、ダイパッドのチッ

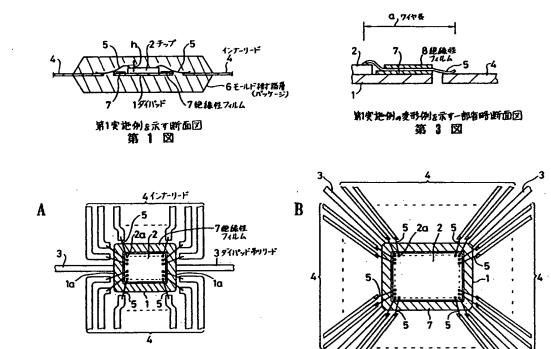
プ格報面におけるチップの周囲に絶縁を形成を はなまに、チップとインナーリーを でないまするとはで、更に全面を樹脂によるで、 ではいまするようにしたので、ワイヤの垂れによるで、 ではながないないで、でいますができる。 とがないないで、ないではないで、ないではないではないではないではないではないではないではないではないできる。 では、ダイバッドとチップの変更することを には、タードフレームを使用して多様にするチップの 実装を実現させることができる。

て多種のチップに対する多様の配線を実現させる ことができる。

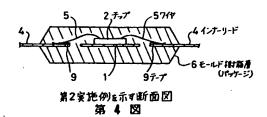
図面の簡単な説明

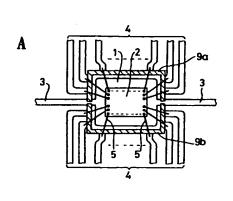
第1図は第1実施例に係る半導体装置の構成を 示す断面図、第2図は第1実施例に係る半導体装 (1)はダイパッド、(2)はチップ、(3)はダイパッド 吊りリード、(4)はインナーリード、(5)はワイヤ、 (6)はモールド樹脂層、(7)、(8)及び(10)は絶縁性フィルム、(9)は絶縁性テープである。

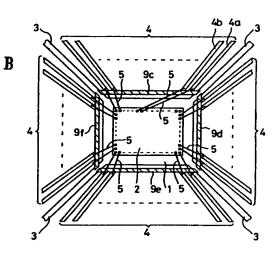
À



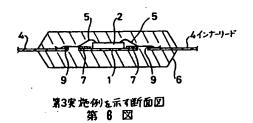
第1変形例を代表的配線パターンと準にて示す平面図 第 2 図

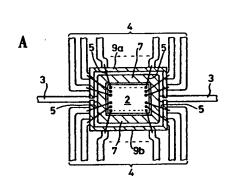


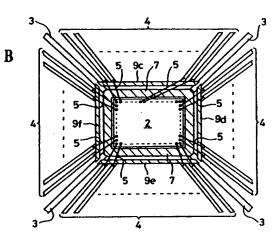




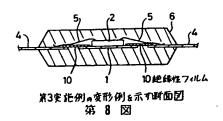
第2実施例を代表的配線 || ターント準 に2示す平面図 第 5 図

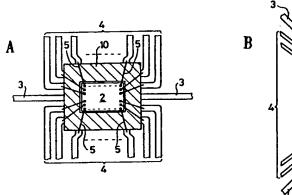


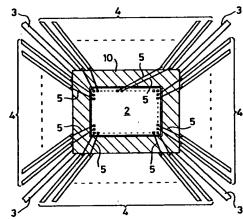




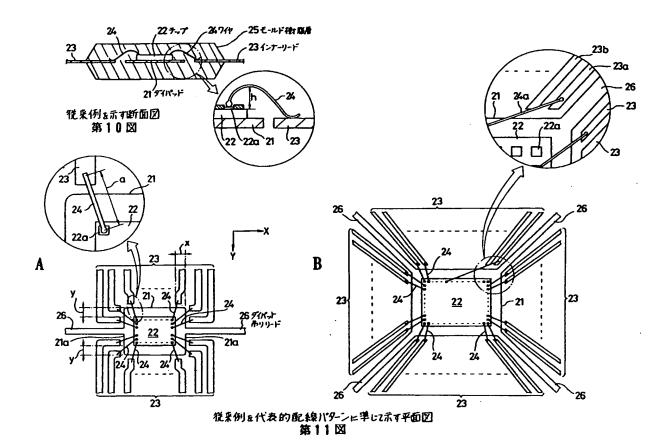
第3実施例を代表的配線パタ-ンに準じZ示す平面図 第7図

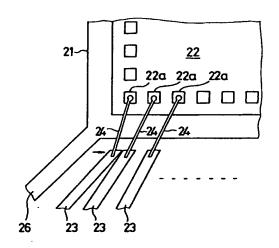






第3安陀例。変形例を代表的配線パタンに準じて示す平面図 第 9 図





從来例a作用&示す説明図 第12図